

PAT-NO: JP405063034A
DOCUMENT-IDENTIFIER: JP 05063034 A
TITLE: TAPE CARRIER PACKAGE
PUBN-DATE: March 12, 1993

INVENTOR-INFORMATION:

NAME
TOUKAWA, ARAHIRO

ASSIGNEE-INFORMATION:

| | |
|--------------------------|---------|
| NAME | COUNTRY |
| MITSUBISHI ELECTRIC CORP | N/A |

APPL-NO: JP03246978

APPL-DATE: August 30, 1991

INT-CL (IPC): H01L021/60

ABSTRACT:

PURPOSE: To make it possible to mount a noise reduction bias capacitor easily and efficiently in a tape carrier package which mounts semiconductor devices based on the application of a tape automatic bonding technology (TAB).

CONSTITUTION: There are provided a bias tape 1b which forms conductive patterns which supply bias potential to a semiconductor device 2 and a signal type 1a which forms conductive patterns for signal I/O to the semiconductor device 2. There is laid out a capacitor 7 having an electrostatic capacity electrically connected with the bias tape 1b in parallel to the semiconductor device 2.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-63034

(43)公開日 平成5年(1993)3月12日

(51)Int.Cl.⁵

H01L 21/60

識別記号

311 W 6918-4M

庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 特願平3-246978

(22)出願日 平成3年(1991)8月30日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 東川 新浩

伊丹市瑞原4丁目1番地 三菱電機株式会
社北伊丹製作所内

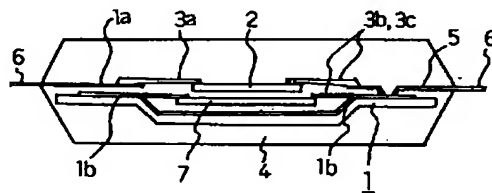
(74)代理人 弁理士 村上 博 (外1名)

(54)【発明の名称】 テープキャリアパッケージ

(57)【要約】

【目的】 半導体素子をTAB(Tape Automated Bonding)技術を用いて搭載するテープキャリアパッケージにおいて、ノイズ低減用のバイパスコンデンサの実装を容易かつ効率よくできるようにする。

【構成】 半導体素子2へのバイアス電位を供給する導電パターンを形成したバイアス用テープ1bと、半導体素子2への信号入出力用の導電パターンを形成した信号用テープ1aを備え、バイアス用テープ1bと電気的に接続された静電容量を有するコンデンサ7を、半導体素子2と並列に配置した。



1:テープ基材
1a:信号用テープ
1b:バイアス用テープ
2:半導体素子
3a:信号用内部リード
3b:電源用内部リード
3c:GND用内部リード
4:モールド樹脂
5:外部リード
6:外部リード
7:コンデンサ

1

【特許請求の範囲】

【請求項1】 半導体素子をTAB(Tape Automated Bonding)技術を用いて搭載するテープキャリアパッケージにおいて、
搭載する半導体素子へのバイアス電位を供給する導電パターンを形成したバイアス用テープと、前記半導体素子への信号入出力用の導電パターンを形成した信号用テープを備え、前記バイアス用テープと電氣的に接続された静電容量を有するコンデンサを、前記半導体素子と並行して配置したことを特徴とするテープキャリアパッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体素子をTAB(Tape Automated Bonding)技術を用いて搭載するテープキャリアパッケージの構造に関するものである。

【0002】

【従来の技術】図2は従来のテープキャリアパッケージの平面図である。図において、1はTABテープのベースとなるテープ基材であり、ポリイミド等の絶縁材からなる。2は搭載された半導体素子、3は半導体素子2上の電極と外部リード6とを電氣的に接続するためのリード、4はTABテープ及び半導体素子2を保護するモールド樹脂部分、5はリード電極、6は外部リードを示す。

【0003】次に、動作について説明する。まず、半導体素子2上に形成された電極と、外部リード6につながるリード電極5とを位置決めした後、この電極とリード電極5とをリード3を介して熱圧着等により接続する。半導体素子2上の電極は半導体素子2に信号を印加したり、素子の給電用のパターンとして構成される。次に、半導体素子2を搭載し、リード電極5が接続された状態で素子搭載部を中心として絶縁性の高い樹脂により樹脂封止し、半導体パッケージを形成する。樹脂注入後、所定の電氣的特性試験を実施し、切断リード加工工程を経て、テープキャリアパッケージ(TCP)を作成する。

【0004】

【発明が解決しようとする課題】従来のテープキャリアパッケージは以上のように構成されているため、搭載する半導体素子の大規模化、多I/O化の進展につれ、半導体素子のノイズ発生防止及びノイズによる誤動作防止のための低インピーダンス化が困難となり、給電線への効率のよいバイパスコンデンサ等の実装が困難である等の問題点があった。

【0005】この発明は、上記のような問題点を解消するためになされたもので、テープキャリアパッケージ(TCP)におけるノイズ低減のためのバイパスコンデンサの実装が、容易にかつ効率よくできるものを得ることを目的とする。

【0006】

2

【課題を解決するための手段】この発明に係るテープキャリアパッケージは、半導体素子へのバイアス電位を供給する導電パターンを形成したバイアス用と、半導体素子への信号入出力用の導電パターンを形成した信号用として複数層のテープを用意し、または複数の領域からなるテープ上に、半導体装置と並行して配置される静電容量を持つ誘電体を設け、その誘電体を電源、GND電位印加用のリードに接続するものである。

【0007】

【作用】この発明のテープキャリアパッケージにおいて、半導体装置と並行して配置される静電容量を持つ誘電体は、電源、GND電位印加用のリードに接続され、半導体素子に対するバイパスコンデンサとして機能する。

【0008】

【実施例】以下、この発明の一実施例を図について説明する。図1において、1はTABテープのベースとなるテープ基材であり、ポリイミド等の絶縁材料から構成される。このテープ基材1は、外部入出力信号用の導電パターンが設けられている信号用テープ1aと、電源及びGND電位を供給するバイアス用テープ1bとからなる。2は搭載された半導体素子、3は半導体素子2上の電極とテープ上のパターンとを電氣的に接続するための内部リードであり、3aは信号用の内部リード、3b、3cは電源、GND用の内部リードである。4はモールド樹脂、6は内部リード3a、3b、3cと接続される外部端子となる外部リード、7は静電容量をもつ誘電体で形成されるコンデンサである。

【0009】次に、動作について説明する。まず、電源、GND電位を供給するバイアス用テープ1bの所定位置に、静電容量をもつ誘電体で形成したコンデンサ7を載置し、コンデンサ7の電極部とバイアス用テープ1bの電源GND用の内部リード3b、3cを接続する。次いで、コンデンサ7を載置したバイアス用テープ1bの上部に半導体素子2を載置する。そして、信号用テープ1aを位置決めして、半導体素子2上の電極と内部リード3aを熱圧着により電氣的に接続する。次に、内部リード3のうち半導体素子上の電源、GND供給用の電極につながる内部リード3b、3cを屈曲し、下層のバイアス用テープ1bを介して半導体素子下部のコンデンサ7に導通するとともに、屈曲した内部リード3を介して半導体素子2に給電される。

【0010】

【発明の効果】以上のように、この発明によればバイパスコンデンサを半導体素子と並行して配置したので、半導体素子の電氣的特性の向上と、テープキャリアパッケージの実装時の実装密度の高いものが得られる効果がある。

【図面の簡単な説明】

【図1】この発明の一実施例によるテープキャリアパッ

3

4

ケージを示す側面断面図である。

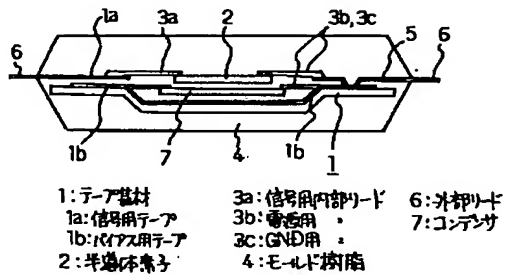
【図2】従来のテープキャリアパッケージを示す側面断面図である。

【符号の説明】

- 1 テープ基材
- 1 a 信号用テープ
- 1 b バイアス用テープ
- 2 半導体素子

- 3 a 信号用内部リード
- 3 b 電源用内部リード
- 3 c GND用内部リード
- 4 モールド樹脂
- 5 内部リード
- 6 外部リード
- 7 コンデンサ

【図1】



【図2】

